

## عنوان مقاله:

بهینه سازی تقویت کننده دو طبقه تک سر با ورودی PMOS همراه با جبران سازی میلر براساس زمان نشست خروجی

## محل انتشار:

سومین کنفرانس بین المللی توسعه فناوری در مهندسی برق ایران (سال: 1399)

تعداد صفحات اصل مقاله: 9

## نویسندگان:

محمد رضا راسخی - دانشجوی مقطع ارشد مدار مجتمع الکترونیک - دانشگاه صنعتی شاهرود

حامد امین زاده - عضو هیئت علمی گروه مهندسی برق - دانشگاه پیام نور تهران

## خلاصه مقاله:

این مقاله جزئیات طراحی یک تقویت کننده ی دو طبقه تک سر با ورودی PMOS در فناوری CMOS 0.18 um با بهینه سازی به روش مونت کارلو بر اساس زمان نشست خروجی [2] تقویت کننده که به ترتیب موجب بهبود نرخ چرخش، افزایش پهنای باند، کاهش نویز خروجی، کاهش چشمگیر THD شده است مورد بررسی قرار خواهد گرفت. طبقه ی اول از یک جفت تفاضلی با بار آینه جریان کسکود استفاده شده است. طبقه دوم یک تقویت کننده سورس مشترک می باشد. در این مقاله از یک منبع جریان با یک بار ترانزستوری PMOS با اتصال دیودی جهت بایاس مدار استفاده شده است، که عمل بایاس کردن از دو روش بالای ولتاژ آستانه و زیر ولتاژ آستانه جهت مصرف توان کمتر استفاده شده است. در این مدار جهت افزایش بهره، یک تقویت کننده سورس مشترک به خروجی طبقه اول اضافه گردیده است، که منجر به افزایش تعداد قطب شده و این امر باعث کاهش حد فاز 3 تقویت کننده می شود. برای رفع این مشکل از روش جبران سازی میلر (3) و حذف صفر (4) استفاده شده است.

## کلمات کلیدی:

تقویت کننده دو طبقه تک سر، جبران سازی میلر CMOS، PMOS، Optimization

## لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1021999>

