

عنوان مقاله:

طراحی و پیاده سازی مداری اسیلاتور کم توان و کم نویز در فناوری CMOS

محل انتشار:

هفتمین کنگره ملی تازه یافته های مهندسی برق ایران (سال: 1399)

تعداد صفحات اصل مقاله: 16

نویسندگان:

علی حقی - دانشجوی کارشناسی ارشد، گروه برق-الکترونیک، دانشکده فنی و مهندسی موسسه آموزش عالی غیرانتفاعی علم و فن، ارومیه، ایران

حجت بابایی کیا - استادومدیرگروه برق-الکترونیک، دانشکده فنی و مهندسی موسسه آموزش عالی غیرانتفاعی علم و فن، ارومیه، ایران

خلاصه مقاله:

یکی از بلوکهای اساسی در ساختارهای گیرنده - فرستنده امروزی، اسیلاتور محلی است که نقش اصلی آن تامین فرکانس کاری ساختار و تغییر فرکانس از باند میانی به باند میکروویو و بالعکس میباشد. به دلیل اهمیت بالای این بلوک به خصوص در بخش گیرنده، تمهیدات خاصی را برای طراحی آن باید رعایت نمود؛ چرا که وجود هر گونه نویز ناخواسته در مدار آن، ممکن است باعث خرابی سیگنال و یا از دست رفتن داده ها شود. برای طراحی قسمت اکتیو مدار از ساختار دیفرانسیلی استفاده شده که ویژگیهای متمایزی در حذف نویز منبع تغذیه و اثرات مد مشترک دارد. در قسمت مدار تانک نیز با ترکیب مدار تانک موازی و آرایه خازنی، یک ساختار بهینه ارائه شده که با کاهش نویز تزریقی به سیستم، کمک شایانی به کاهش نویز فاز اسیلاتور مینماید. طراحی مداری در پروسه 0,18 میکرومتر فناوری سیماس انجام شده و فرکانس کاری بر روی 3,7 گیگاهرتز تنظیم شده است. نتایج شبیه سازی با استفاده از نرم افزار کیدنس تایید کننده مفروضات در نظر گرفته بوده و بر اساس نتایج حاصله، مقدار 140- دسی بل بر هرتز در آفست فرکانسی یک مگاهرتز حاصل شده است.

کلمات کلیدی:

اسیلاتور، مدار تانک، نویز فاز، فرکانس نوسان، توان مصرفی متعارف

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1037821>

