

عنوان مقاله:

طراحی تقویت کننده کم نویز با خطی سازی بالا برای کاربردهای باند باریک

محل انتشار:

کنفرانس ملی صنعت برق و الکترونیک (سال: 1399)

تعداد صفحات اصل مقاله: 16

نویسندگان:

مصطفی چهری - دانشجوی کارشناسی ارشد الکترونیک دانشگاه آزاد اسلامی واحد سنندج

سعید روشنی - گروه مهندسی برق دانشگاه آزاد اسلامی واحد کرمانشاه

خلاصه مقاله:

در این مقاله نحوی طراحی یک تقویت کننده کم نویز (LNA) با استفاده از توپولوژی کسکد و پوش پول با توجه به محدودیت های بنیادی توپولوژی بکار رفته برای دست یافتن همزمان به تطبیق ورودی و عدد نویز بهینه و خطی سازی بالا پرداخته شده است. برای دست یافتن همزمان به تطبیق ورودی و عدد نویز بهینه از تکنیک فیدبک سری و موازی با قرار دادن سلف در ترمینال های گیت و سورس ترانزیستور ورودی استفاده شده است. این تکنیک باعث افزایش توان مصرفی و فرکانس کاری می شود. برای کاهش توان مصرفی بایستی سلف موجود در سورس را افزایش داده و ترانزیستور ورودی را کوچکتر نمود که این عمل باعث می شود تا عدد نویز افزایش یافته و تطبیق ورودی خراب شود. برای اینکه سلف موجود در سورس کوچک بماند و همچنین توان مصرفی کاهش یابد با کوچک نمودن ترانزیستور ورودی یک خازن اضافی بین ترمینال های گیت و سورس ترانزیستور ورودی قرار داده می شود. برای بهبود خطی سازی از تکنیک مکمل جمع آثار مشتق استفاده شده است که باعث شده است تا به $IP2$ و $IP3$ به ترتیب $44dBm$ و $16dBm$ دست یابد. در شبیه سازی انجام شده از تکنولوژی CMOS - RF - $0.18\mu m$ TSMC استفاده شده است. بطوری به بهره $22dB$ و عدد نویز $2.9dB$ و تطبیق ورودی کمتر از $-17dB$ با توان مصرفی $5mW$ دست یافته است.

کلمات کلیدی:

CMOS, تقویت کننده کم نویز LNA, توان مصرفی کم, ولتاژ کم, بهینه سازی نویز و خطی سازی بالا

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1157950>

