

عنوان مقاله:

استفاده از مدارهای دودویی برای یک فلیپ فلاپ چهار مقداری حساس به لبه نوع D با فناوری ترانزیستورهای نانولوله کربنی

محل انتشار:

بیست و ششمین کنفرانس بین المللی کامپیوتر انجمن کامپیوتر ایران (سال: 1399)

تعداد صفحات اصل مقاله: 7

نویسندگان:

ندا امیری - گروه مهندسی کامپیوتر، واحد تهران شمال، دانشگاه آزاد اسلامی، تهران، ایران

رضا فقیه میرزایی - گروه مهندسی کامپیوتر، واحد شهرقدس، دانشگاه آزاد اسلامی، تهران، ایران

خلاصه مقاله:

در این مقاله، طراحی یک فلیپ فلاپ چهارمقداری حساس به لبه نوع D با استفاده غالب از مدارهای دودویی و بر اساس فناوری ترانزیستورهای نانولوله کربنی شرح داده شده است. مراحل تبدیل از یک لچ چهار مقداری به فلیپ فلاپهای حساس به سطح و لبه به طور کامل توضیح داده شده است. در هر مرحله مبدل هایی جهت تبدیل مدارها به یکدیگر ارائه می شوند. در این فلیپ فلاپ، قابلیت موجود در لچ برای سفارشی کردن خروجی های Q و حفظ می شود، تا تعداد تقسیم ولتاژ کمتری صورت گرفته و توان مصرفی کاهش یابد. از آنجایی که فلیپ فلاپ پیشنهادی در این مقاله با فرض وجود تنها یک منبع تغذیه طراحی می شود، تعداد تقسیم ولتاژ کمتر به معنای توان ایستای کمتر است. نتایج حاصله نشان می دهد که حذف یکی از خروجی ها میانگین مصرف توان و مصرف توان ایستا را تا حدود نصف کاهش می دهد. بعلاوه، مدار پیشنهادی با استفاده از نرم افزار اچ-اسپایس و فایل کتابخانه ترانزیستورهای نانولوله کربنی با طول کانال ۳۲ نانومتر اعتبارسنجی و شبیه سازی شده است. نتایج شبیه سازی حکایت از بهبود % ۳۵/۷۹ کارایی مدار جدید نسبت به بهترین فلیپ فلاپ چهار مقداری که قبلا ارائه شده است، دارد. در ضمن، زمان تنظیم و زمان نگهداری از جمله عوامل مهم در طراحی فلیپ فلاپ می باشند، که تاثیر زیادی در تعیین فرکانس سیستم دارند. هر دو عامل در مدار پیشنهادی کاهش چشمگیری نسبت به مدارهای CMOS داشته اند.

کلمات کلیدی:

مدار ترتیبی، لچ چهار مقداری، فلیپ فلاپ چهارمقداری، ترانزیستورهای نانولوله کربنی، زمان تنظیم، زمان نگهداری

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1203556>

