

عنوان مقاله:

طراحی و پیاده سازی قسمت فرستنده و بخش رهگیری پیام در گیرنده یک سیستم طیف گسترده دنباله مستقیم با استفاده از FPGA

محل انتشار:

دهمین کنفرانس دانشجویی مهندسی برق ایران (سال: 1386)

تعداد صفحات اصل مقاله: 8

نویسندگان:

نقیسه زارعی - دانشگاه صنعتی مالک اشتر

حسن حاج قاسم - دانشگاه صنعتی مالک اشتر

حجت اله روحی - دانشگاه صنعتی مالک اشتر

خلاصه مقاله:

امروزه با توجه به رشد سریع سیستمهای مخابراتی و افزایش تقاضا برای طیف فرکانس رادیویی، روش طیف گسترده که باعث استفاده بهینه طیف فرکانسی می گردد، حائز اهمیت است. عملکرد مناسب این سیستمها در برابر تداخلهای عمدی و غیر عمدی، احتمال کم استراق سمع و بسیاری مزایای دیگر باعث فراگیر شدن این سیستمها در حوزه های نظامی و تجاری گردیده است. این گسترش روزافزون از یکسو و امکان پیاده سازی سخت افزارهایی با قابلیت پیکربندی مجدد با ابعاد بسیار کوچک و سرعت بالا از سوی دیگر باعث گردید که شبی سازی و پیاده سازی فرستنده و بخش رهگیری پیام در گیرنده یک سیستم طیف گسترده با دنباله مستقیم (DSSS) با استفاده از تراشه FPGA در این مقاله مورد توجه واقع شود. نتایج این پیاد هسازی، بهره پردازش dB 26.41 فرکانس کلاک PN برابر با 28.05 meg توان مصرفی 85.91mw و طول کد برابر با 1-264 می باشد که قابل مقایسه با سیستمهای طراحی شده تمام دیجیتال طیف گسترده دنباله مستقیم می باشد. برای پیاده سازی قسمت رهگیری از روش جستجوی خطی با انتگرالگیری متغیر استفاده می شود

کلمات کلیدی:

سیستم طیف گسترده دنباله مستقیم (DSSS) سنکرون سازی، رهگیری (Acquisition)، FPGA

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/127460>

