

عنوان مقاله:

طراحی تقویت کننده ترانسانایی چهار طبقه CMOS با مساحت تراشه پایین

محل انتشار:

فصلنامه مهندسی برق و الکترونیک ایران، دوره 18، شماره 4 (سال: 1400)

تعداد صفحات اصل مقاله: 7

نویسندگان:

بهنام بابازاده داریان - Garmsar Branch, Islamic Azad University, Garmsar, Iran

حسن خالصی - Garmsar Branch, Islamic Azad University, Garmsar, Iran

وحید قدس - Semnan Branch, Islamic Azad University, Semnan, Iran

علیرضا ایزدبخش - Garmsar Branch, Islamic Azad University, Garmsar, Iran

خلاصه مقاله:

تقویت کننده های عملیاتی، یکی از پرکاربردترین بلوک های پایه ای در سیستم های آنالوگ و مختلط هستند. در این مقاله، تقویت کننده عملیاتی ترانسانایی چهار طبقه با سطح اشغال تراشه پایین پیشنهاد شده است. در این ساختار، از یک بلوک تمام تفاضلی همزمان به عنوان طبقه چهارم و شبکه جبران سازی استفاده شده است. جبران سازی تقویت کننده ارائه شده تنها با یک MOSCAP صورت گرفته که ضمن کاهش سطح اشغال تراشه، به سبب کاهش تعداد و مقادیر خازن جبران ساز، پهنای باند بهره و ضرایب شایستگی بهبود یافته است. سادگی و استحکام طرح امکان پیاده سازی در یک تراشه با ابعاد $210 \times 250 \mu m$ را فراهم نموده است. تقویت کننده چهار طبقه پیشنهادی در تکنولوژی CMOS- $m\mu 0.18$ طراحی شده است. مزیت طرح، ارائه ساختاری است قابل پیاده سازی و مقاوم در برابر تغییرات پارامترهای مدار ناشی از پیاده سازی روی تراشه می باشد. بهره تقویت کننده پیشنهادی $120dB$ و توان مصرفی $545\mu W$ و آهنگ چرخش $2.12 V/\mu S$ ، پهنای باند بهره $16.4MHz$ و حاشیه فاز 88 درجه می باشد.

کلمات کلیدی:

OTA, Multi-stage amplifiers, Frequency compensation, Low area chip, CMOS, MOSCAP
تقویت کننده ترانسانایی، تقویت کننده چند طبقه، جبران سازی فرکانسی، کاهش سطح تراشه،
تکنولوژی CMOS، خازن مبتنی بر
ترانزیستور

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1294872>

