

عنوان مقاله:

طراحی یک آشکارساز مجتمع فاز-فرکانس با توان و تاخیر بهینه، با استفاده از الگوریتم بهینه سازی ازدحام ذرات

محل انتشار:

مجله هوش محاسباتی در مهندسی برق، دوره 5، شماره 3 (سال: 1393)

تعداد صفحات اصل مقاله: 8

نویسندگان:

زینب پورطاهری - دانشجوی دکتری، دانشکده مهندسی برق و کامپیوتر- دانشگاه بیرجند- بیرجند- ایران

سیدحمید ظهیری - دانشیار گروه مهندسی الکترونیک، دانشکده مهندسی برق و کامپیوتر- دانشگاه بیرجند- بیرجند- ایران

خلاصه مقاله:

چکیده: کاربرد وسیع حلقه‌های قفل شونده فاز در انواع مدارهای مخابراتی و الکترونیکی و چند منظوره بودن این مدارها، سبب شده است که طراحی بهینه آنها مورد توجه پژوهشگران قرار گیرد. بی تردید توان مصرفی پایین و تاخیر کمتر از مهمترین اهدافی است که در طراحی حلقه‌های قفل شونده فاز به آن پرداخته میشود. در این تحقیق، فرآیند طراحی و بهینه‌سازی عملکرد حلقه های قفل شونده فاز در سطح مدارهای مجتمع، با استفاده از الگوریتم بهینه‌سازی ازدحام ذرات پیشنهاد شده است. در روش پیشنهاد شده، به جای آزمایش و شبیه‌سازیهای مکرر و مبتنی بر روش سعی و خطا برای دستیابی به پارامترهای مطلوب در یک مدار مجتمع آشکارساز فاز- فرکانس، متغیرهای تاثیرگذار در عملکرد آن (که بیشتر ابعاد ترانزیستورها هستند)، به الگوریتم ازدحام ذرات ارایه و فرآیند بهینه‌سازی با این الگوریتم محقق میشود. نتایج به دست آمده گویای توانایی قابل توجه این روش ابتکاری در یافتن ترانزیستورهایی با بهترین ابعاد برای دستیابی به توان مصرفی و تاخیر بهینه، در مقایسه با روشهای معمول طراحی است. اگرچه نتایج این تحقیق به شکل مصداقی برای آشکارساز مجتمع فاز- فرکانس ارایه شده است، اما نتایج مناسب به دست آمده، قابلیت روش ارایه شده را برای طراحی سایر مدارهای مجتمع کاربردی نشان میدهد.

کلمات کلیدی:

آشکارساز فاز، فرکانس، الگوریتم بهینه‌سازی ازدحام ذرات، تاخیر مدارهای مجتمع، توان مصرفی مدارهای مجتمع

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1360000>

