

عنوان مقاله:

کاهش اثر خطای نرم بر روی یک پردازنده دو هسته ای برمبنای MIPS

محل انتشار:

اولین همایش تخصصی سیستمهای هوشمند کامپیوتری و کاربردهای آنها (سال: 1390)

تعداد صفحات اصل مقاله: 6

نویسندگان:

علی عباس زورقچیان - دانشگاه صنعتی امیرکبیر تهران

مسلم دیده بان - دانشگاه صنعتی امیرکبیر تهران

سیدمحمدجواد اسدی - دانشگاه صنعتی امیرکبیر تهران

سعادت پورمظفری - دانشگاه صنعتی امیرکبیر

خلاصه مقاله:

این مقاله شامل دو قسمت اصلی می باشد در ابتدا یک آنالیز تزریق اشکال شبیه سازی شده بر روی یک پردازنده دو هسته ای مبتنی بر معماری MIPS ارایه می شود در ادامه یک بهینه سازی در قسمت های آسیب پذیر پردازنده اعمال کرده و اثرات این بهبود را مانند تحمل پذیری اشکال آن مساحت و تاخیر در آن ارزیابی می شود برای اولین آزمای ش 9100 اشکال بر روی 114 مکان تزریق می شود به منظور تشخیص میزان بهبود قابلیت اعتماد تعداد اشکالهای گذرا در تعداد مکانهای اشکال مشابه تزریق شده و نتیجه با حالت بدون اشکال مقایسه می شود ارزیابی قابلیت اعتماد اشاره به این دارد که بسته به مکان تزریق اشکال و خصوصیات بنچ مارک ها اثرات اشکال بصورت معناداری تغییر می کند ارزیابی قابلیت اعتماد اشاره به این دارد که در حالت میانگین بیشتر اجزایی که در معرض آسیب قرار دارند واسط گذردهی پیام داور و شمارنده برنامه می باشند. این ها اهدافی برای بهینه سازی به شمار می آیند که قابلیت بررسی در آنها وجود دارد روشهای تحمل پذیری اشکال که در این مقاله استفاده شده برای بهبود قابلیت اعتماد در داور و بنا بر روش TMR می باشد.

کلمات کلیدی:

خطای نرم، تزریق اشکال، پردازنده دو هسته ای برمبنای MIPS

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/139240>

