

## عنوان مقاله:

طراحی و پیاده سازی ASIC کدکننده و کدبردار کد فایر 265 و 279

## محل انتشار:

یازدهمین کنفرانس مهندسی برق (سال: 1382)

تعداد صفحات اصل مقاله: 8

## نویسندگان:

مهدی قویدل جلیسه - دانشگاه صنعتی مالک اشتر

حسن حاج قاسم

محمد ابراهیم نژادشلمانی

## خلاصه مقاله:

با توجه به اهمیت انتقال صحیح اطلاعات در سیستمهای مدرن امروزی و ایده آل نبودن کانالهای انتقال اطلاعات روشهایی جهت های آشکارسازی و اصلاح خطا در اطلاعات ابداع شده اند یکی از روشهای بسیار مفید و پرکاربرد روش کدینگ کدگذاری و کدبردار می باشد در این روش با اضافه کردن تعدادی بیت توازن به اطلاعات اصلی عمل تشخیص و تصحیح خطا را انجام میدهند کدهای فایر از خانواده کدهای بلوکی چرخشی می باشند که به روش تحلیلی بدست می آید این کدها دارای نرخ کد بالایی می باشند و در کانالهایی که با محدودیت پهنای باند مواجه هستند بسیار مورد استفاده قرار میگیرد از این خانواده کد 265 و 279 دارای قدرت آشکارسازی حداکثر 10 خطا و تصحیح حداکثر 5 بیت خطای قطاری پی در پی میباشند که تحقق مداری آن امکان پذیر بوده و کاربردهای عملی فراوانی دارد در این مقاله به بررسی نتایج پروژه طراحی و پیاده سازی مدار مجتمع کدکننده و کدبردار کد فایر 265 و 79 پرداخته و نتایج سنتز آن را در FPGA و تکنولوژی TSMC0.5u آورده ایم.

## کلمات کلیدی:

کدگذار - کدبردار - کد فایر - VHDL, سنتز FPGA, ASIC

## لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/152131>

