

عنوان مقاله:

طراحی ناقل جریان ولتاژ پایین در تکنولوژی CMOS

محل انتشار:

یازدهمین کنفرانس مهندسی برق (سال: 1382)

تعداد صفحات اصل مقاله: 10

نویسندگان:

علیرضا صفائی - شرکت صنایع قطعات الکترونیک ایران

غلامحسن روئین تن - دانشگاه علم و صنعت ایران

خلاصه مقاله:

در این مقاله یک ناقل جریان ولتاژ پایین که بصورت rail-to-rail عمل می کند ارائه می گردد این ناقل جریان با ولتاژ تغذیه ± 1 ولت کار می کند و دارای جاروب ولتاژ ورودی و خروجی بصورت rail-to-rail از تغذیه مثبت تا تغذیه منفی می باشد این طرح با تکنولوژی CMOS 0.8 پیاده سازی شده است و دارای بهره جریان میانگین برابر 1.0001 حداکثر انحراف از بهره جریان میانگین برابر 4.3% پهنای باند 5.8 MHz و محدوده دینامیکی ورودی برابر 920mV تا -890mV می باشد.

کلمات کلیدی:

ناقل جریان - ولتاژ پایین RAIL-TO-RAIL

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/152148>

