

عنوان مقاله:

طراحی ضربکننده آنالوگ تمام CMOS ولتاژ پایین با توان مصرفی کم و رنج ورودی زیاد

محل انتشار:

بیستمین کنفرانس مهندسی برق ایران (سال: 1391)

تعداد صفحات اصل مقاله: 7

نویسندگان:

علی رضائی - دانشگاه تفرش

مهدی جعفری پناه - دانشگاه تفرش

خلاصه مقاله:

در این مقاله یک ضرب کننده چهار ربعی مد ولتاژ با استفاده از ترانزیستورهای CMOS بایاس شده در ناحیه اهمی و اشباع ارائه شده است. عمده پیشرفت این ضرب کننده کاهش توان مصرفی، افزایش رنج ورودی و افزایش پهنای باند میباشد. این ضرب کننده بصورت کاملاً CMOS پیاده سازی شده که با تکنولوژی دیجیتال سازگار میباشد. این مدار با تکنولوژی $0/18\mu\text{m}$ طراحی و با نرم افزار Hspice و ولتاژ تغذیه $1/2$ شبیه سازی شده است. نتایج شبیه سازی بیانگر کاهش توان مصرفی، کاهش THD و زیاد بودن پهنای باند میباشد که این ساختار را برای کاربردهای مختلف در سیستمهای آنالوگ مناسب مینماید

کلمات کلیدی:

طراحی توان پایین، ضرب کننده CMOS مدارات ولتاژ پایین

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/154785>

