

عنوان مقاله:

طراحی یک نوسان ساز کولپیتز کنترل شده با ولتاژ با نویز فاز کم و مصرف توان پایین در تکنولوژی CMOS 0.18- μm

محل انتشار:

چهارمین کنفرانس مهندسی برق و الکترونیک ایران (سال: 1391)

تعداد صفحات اصل مقاله: 4

نویسنده:

فروغ جهان بخش اصلی - دانشگاه آزاد اسلامی واحد بوشهر

خلاصه مقاله:

یک نوسان ساز کنترل شده با ولتاژ کولپیتز کوپلاژ متقاطع تفاضلی افزایش (m)g با نویز فاز کم و توان مصرفی پایین با دامنه نوسان خروجی مناسب طراحی شده است. از تکنیک افزایش (m)g و حذف هارمونیک های فرکانس بالا برای بهبود شرایط راه اندازی و نویز فاز مدار و کاهش توان مصرفی استفاده شده است. نوسان ساز طراحی شده در تکنولوژی CMOS 0.18- μm شبیه سازی شده است و با منبع تغذیه V-0.9 و مصرف توان -3.9 mW در فرکانس 5.41 GHz -5.29 عمل می کند نویز فاز شبیه سازی شده در فرکانس 5.35 GHz ، مقدار 103.1 dBc/Hz و 125.6 به ترتیب برای فرکانس های آفست 100-KHz و 1-MHz و دامنه نوسان خروجی مدار V-1 می باشد. همچنین عملکرد FOM خوبی به میزان 194.15 dBc/Hz به دست آمده است.

کلمات کلیدی:

کولپیتز، CMOS، نویز فاز، مصرف توان، VCO

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/164342>

