

## عنوان مقاله:

بررسی تاثیر آلایشهای Halo, Retrograde LDD بر ولتاژ آستانه و اثر کانال کوتاه PMOS در ترانزیستور ۹۰ نانومتری (DIBL)

## محل انتشار:

کنفرانس بین المللی پژوهش ها و فناوری های نوین در مهندسی برق (سال: 1401)

تعداد صفحات اصل مقاله: 6

## نویسندگان:

آرش رضایی - مهندسی برق، دانشکده فنی و مهندسی، دانشگاه رازی، کرمانشاه، ایران

مزدک رادملکشاهی - گروه مهندسی برق، استادیار دانشگاه رازی، کرمانشاه، ایران

## خلاصه مقاله:

با تغییر مقیاس دادن در ترانزیستورها به علت دست یافتن به عملکرد بهتر و همچنین کم شدن هزینه ساخت آثار کانال کوتاه باعث اختلال در عملکرد افزاره میشوند به همین دلیل در این مقاله به ارزیابی یک ترانزیستور ماسفت نوع P با طول کانال ۹۰ نانومتر می پردازیم نشان می دهیم که با بررسی تغییرات ناخالصی در آلایشهای هاله گون Halo و LDD و Retrograde می توانیم تاثیرات کانال کوتاه را در ترانزیستور ماسفت بهبودبخشیم

## کلمات کلیدی:

آلایش، ترانزیستور PMOS، کانال کوتاه، نرخ داپینگ

## لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1644766>

