

## عنوان مقاله:

روش های کاهش توان در مبدل های آنالوگ به دیجیتال Pipelined

## محل انتشار:

پانزدهمین کنفرانس دانشجویی مهندسی برق ایران (سال: 1391)

تعداد صفحات اصل مقاله: 11

## نویسندگان:

عطیه السادات خوانساری زاده - دانشگاه آزاد قزوین

سیدحسین میرحسینی دیلمان

## خلاصه مقاله:

با توجه به روند اخیر کوچکتر شدن تکنولوژی و کاهش ولتاژ تغذیه، مشکل اساسی در مدارات آنالوگ بر خلاف مدارات دیجیتال، افزایش توان مصرفی است. بنابراین در این مقاله یک تحلیل مقایسه ای از روش های اصلی کاهش توان مصرفی در مبدل های آنالوگ به دیجیتال، Pipelined، که یکی از رایجترین مبدل های داده می باشد، ارائه شده است. این روش ها به دو گروه عمده تقسیم بندی می شوند - 1- روش های بهینه سازی ساختاری در معماری متداول Pipelined پیکربندی های اولیه مداری طراحی شده برای کمینه کردن توان مصرفی توسط واحدهای جداگانه

## کلمات کلیدی:

آپ امپ های سویچ شده، آپ امپ های شبه تفاضلی، خازن های سویچ شده، مبدل آنالوگ به دیجیتال، CMOS، MDAC، Pipelined

## لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/170980>

