

## عنوان مقاله:

طراحی ضرب کننده های سری تشخیص دهنده خطا در منطق برگشت پذیر

## محل انتشار:

فصلنامه صنایع الکترونیک، دوره 8، شماره 1 (سال: 1396)

تعداد صفحات اصل مقاله: 12

## نویسندگان:

مجتبی ولی نتاج - دانشگاه صنعتی نوشیروانی بابل، دکترای کامپیوتر

فرشید اسلامی چلندر - دانشگاه صنعتی نوشیروانی بابل، کارشناس ارشد کامپیوتر

حمید جزایری - دانشگاه صنعتی نوشیروانی بابل، دکترای کامپیوتر

## خلاصه مقاله:

یکی از چالش برانگیزترین مشکلات در طراحی مدارهای الکترونیکی، مساله ی اتلاف انرژی است. منطق برگشت پذیر یکی از راه های کاهش اتلاف انرژی است. در این مقاله، سه طرح برای ضرب کننده های تحمل پذیر اشکال از نوع سری با قابلیت تشخیص خطا پیشنهاد می شود. در طرح اول، ضرب کننده ی علامت دار مبتنی بر الگوریتم Booth پایه بررسی شده و بر اساس مدار های مطرح شده تاکنون، طرح بهینه ای برای این نوع ضرب کننده ارائه می شود. در طرح دوم، ضرب کننده ی علامت داری بر پایه ی روشی موسوم به الگوریتم K ارائه می گردد که در آن پیچیدگی محاسباتی و هزینه ی کوانتومی نسبت به روش Booth تا حد زیادی کاهش می یابد. در آخرین طرح نیز یک ضرب کننده ی سری برای ضرب اعداد بدون علامت با روش add و shift پیشنهاد خواهد شد. مقایسه ضرب کننده های پیشنهادی با طرح های مشابه، با توجه به معیارهای مقایسه ی مدارهای برگشت پذیر مانند هزینه ی کوانتومی، تعداد خروجی های بلااستفاده، تاخیر، تعداد گیت ها و پیچیدگی محاسباتی، بهبودهای مناسبی را نسبت به ضرب کننده های موجود نشان می دهد.

## کلمات کلیدی:

منطق برگشت پذیر، ضرب کننده سری، تشخیص خطا، تحمل پذیری اشکال، الگوریتم بوث، نگهدارنده توازن

## لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1804564>

