

عنوان مقاله:

طراحی و شبیه سازی سلول تمام جمع کننده تکنولوژی CMOS 90nm باتوان مصرفی پایین

محل انتشار:

اولین کنفرانس ملی نانوالکترونیک ایران (سال: 1391)

تعداد صفحات اصل مقاله: 8

نویسندگان:

فریبرز رضایی - دانشگاه آزاد اسلامی واحد فسا، گروه برق و الکترونیک، فسا، ایران

محسن معصومی

محمود آل شمس

خلاصه مقاله:

در این مقاله سلول تمام جمع کننده ای با کارائی بالا و قابلیت کار با ولتاژهای پایین در تکنولوژی CMOS 90nm ارائه می شود و مدار پیشنهادی از نظر سرعت، توان مصرفی، نسبت به دیگر مدارات مطرح شده از موقعیت خوبی برخوردار خواهد بود. در این تحقیق با معرفی و مرور ویژگی و معایب برخی از سلولهای تمام جمع کننده قبلی، سعی در ارائه سلول تمام جمع کننده ای با کارائی بالا و قابلیت کار با ولتاژهای پایین و فرکانس بالا در تکنولوژی CMOS 90nm داریم و نتایج شبیه سازی که توسط نرم افزارهای CosmosScope و Hspice با پیروی 1nm در دمای اتاق، فرکانس کار یکسان و منابع تغذیه متفاوت نشان می دهد که این سلول در مقایسه با سایر سلول های Full-Adder دارای توان مصرفی و تاخیر پایینی است. شبیه سازی کلیه مدارها را انجام می دهیم تا تاخیر هر سلول، توان مصرفی و حاصل ضرب توان در تاخیر PDP را محاسبه نماییم. هدف آن است که حتی الامکان طرح ارائه شده نسبت به دیگر مدارها از لحاظ سرعت و توان مصرفی برتری داشته باشد

کلمات کلیدی:

PDP, XOR, GDI, Full-Adder, CMOS 90nm

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/193118>

