

عنوان مقاله:

طراحی آشکار ساز فاز- فرکانس پویا و پمپ بار با توان مصرفی پایین در فناوری ۱۸۰ نانومتر

محل انتشار:

فصلنامه مهندسی برق دانشگاه تبریز، دوره 54، شماره 2 (سال: 1403)

تعداد صفحات اصل مقاله: 10

نویسندگان:

فاطمه اسماعیلی سراجی - گروه مهندسی برق، واحد ساری، دانشگاه آزاد اسلامی، ساری، ایران

علیرضا قربانی - گروه مهندسی برق، واحد ساری، دانشگاه آزاد اسلامی، ساری، ایران

سید محمود انیشه - گروه مهندسی برق، واحد ساری، دانشگاه آزاد اسلامی، ساری، ایران

خلاصه مقاله:

حلقه قفل تاخیر به طور وسیع در مدارات سنتز کننده های فرکانس، فرستنده-گیرنده های دیجیتال و همزمان سازی کلاک استفاده می شود. در حال حاضر، حلقه قفل تاخیر به علت زمان قفل شدن کمتر، سرعت بالاتر، شرایط بهتر از نظر پایداری و جیتز کمتری بیشتر از حلقه قفل فاز مورد توجه قرار می گیرد. در این مقاله، یک آشکار ساز فاز-فرکانس پویا مبتنی بر وارونگر CMOS و مالتی پلکسر با ترمیم سطح (MSL) ارائه می شود. در ادامه، یک پمپ بار جدید پیشنهاد می شود که تطابق جریان دقتی دارد. پمپ بار مبتنی بر تقویت کننده با فیدبک مثبت است که بهره بالایی دارد و در عین حال توان مصرفی آن نسبت به ساختار مرسوم افزایش نیافته است. نتایج شبیه سازی در فناوری ۱۸۰ میکرومتر و با ولتاژ تغذیه ۸/۱ ولت توسط نرم افزار Cadence انجام می شود. نتایج شبیه سازی نشان می دهد که مقدار توان مصرفی استاتیک آشکار ساز فاز-فرکانس برابر ۵/۰ میکرو وات و حداکثر فرکانس کاری آن ۲ گیگاهرتز است. هم چنین، تطابق جریان پمپ با محدود ۵/۹۹ درصد است.

کلمات کلیدی:

سنتز کننده های فرکانس، حلقه قفل تاخیر، آشکار ساز فاز- فرکانس پویا، پمپ بار، توان مصرفی پایین

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/2055411>

