

عنوان مقاله:

حلقه قفل شونده درفاز تمام دیجیتال 2 تا 2.5 گیگاهرتز باتوان مصرفی پایین

محل انتشار:

کنگره ملی مهندسی برق، کامپیوتر و فناوری اطلاعات (سال: 1392)

تعداد صفحات اصل مقاله: 5

نویسندگان:

محمدحسن شعبانی - دانشگاه تحصیلات تکمیلی صنعتی کرمان

محسن صناعی - دانشگاه شهید باهنر کرمان

خلاصه مقاله:

این مقاله یک حلقه قفل شونده درفاز تمام دیجیتال با فرکانس خروجی بین 2 تا 2/5 گیگاهرتز را ارائه میدهد. اسیلاتور کنترل شونده با کد دیجیتال بر روی اینورتر مبتنی است با استفاده از بایاس بدنه فرکانس خروجی اسیلاتور به 5 قسمت تقسیم شده است این تکنیک باعث می شود نیاز به خازن های بزرگ برای تنظیم فرکانس اسیلاتور در رنج بالا برطرف شود برای محاسبات اطلاعات فاز فرکانس خروجی اسیلاتور از شمارنده سرعت بالا و مبدل زمان به کد دیجیتال استفاده شده است برای کاهش توان مصرفی شمارنده سرعت بالا به سه بخش تقسیم شده است همچنین مبدل زمان به کد دیجیتال بر روی تاخیر ورنیر مبتنی است که فقط در لبه های سیگنال مرجع اکتیو می شود تا مانع از افزایش توان مصرفی میانگین شود مدار در تکنولوژی 65 نانومتر و ولتاژ 1/1 ولت شبه سازی شده است و دارای توان مصرفی میانگین 7/1 میلی وات و نویز فاز داخلی 96- دسیبل برهتر است

کلمات کلیدی:

اسیلاتور کنترل شونده با کد دیجیتال، حلقه قفل شونده درفاز، مبدل زمان به کد دیجیتال

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/210902>

