

عنوان مقاله:

ارائه یک روش آزمون توکارانعطاف پذیر برای آزمایش تراشه شبکه ای

محل انتشار:

کنگره ملی مهندسی برق، کامپیوتر و فناوری اطلاعات (سال: 1392)

تعداد صفحات اصل مقاله: 6

نویسندگان:

وحید جمشیدی گوه‌ریزی - دانشگاه شهید باهنر کرمان

سمیه مهدوی جعفری - دانشگاه شهید باهنر کرمان

خلاصه مقاله:

به علت قابلیت های فراوان تراشه شبکه ای و کاربردهای فراوان آن تست این فناوری امری مهم و ضروری می باشد مسیریاب ها یکی از مولفه های حیاتی تراشه شبکه ای می باشند که وقوع یک خرابی در آنها قطعاً ارتباط بین هسته ها قابلیت اطمینان و عملکرد تراشه شبکه ای را تحت تاثیر قرار خواهد داد در این مقاله یک روش جدید جهت آزمایش مسیریاب ها پیشنهاد می شود که انعطاف پذیر بوده و مستقل از توپولوژی و الگوریتم مسیریابی می باشد و میتواند جهت افزایش کارایی و قابلیت تحمل پذیری خرابی در تراشه های شبکه ای مورد استفاده قرار گیرد روش پیشنهاد شده در زیر ساخت FPGA ارزیابی شده و نتایج بیان میشوند.

کلمات کلیدی:

ارتباط آسنکرون، تراشه شبکه ای، قابلیت اطمینان

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/211009>

