

عنوان مقاله:

طرحی فیلتررد هارمونیک توان پایین درکلاس پوش پول نوع AB با بیشترین بازده و کمترین اعوجاج هارمونیک

محل انتشار:

پنجمین کنفرانس ملی مهندسی برق و الکترونیک ایران (سال: 1392)

تعداد صفحات اصل مقاله: 10

نویسندگان:

ولی عارفی - دانشجوی کارشناسی ارشدبرق الکترونیک

بهروز حیدری - عضو هیئت علمی دانشگاه آزاد اسلامی واحد اراک

سلیمان ثنائی - دانشجوی کارشناسی ارشدبرق کنترل

خلاصه مقاله:

درسالهای اخیرنیازبه یک تقویت کننده سیگنالهای درمحدوده شنوایی بابازده بالا ودرکلاس کاری با توان پایین درصنعت الکترونیک آن را به یکی ازچالشهای مهم تبدیل نموده است هدف این پژوهش بررسی این مساله بصورت چندمرحله ای درطی حرکت ازمرحله مدولاسیون سیگنال تقویت کننده پل H و عبور ازفیلتر پسیو می باشد درهرمرحله ازکارراه حلهای بررسی شده چه به لحاظ تئوری و چه به لحاظ سخت افزاری با آنچه قبلا استفاده شده است مقایسه شده است و استفاده ازسیگنال گسسته درزمان و به دنبال آن بهره گیری ازماسفت درتقویت کننده به منظور کاهش اتلاف توان و همینطوراستفاده ازمدولاتورهای دلتا سیگما بامرتبه بالا به منظور کاهش اعوجاج ناشی ازغیرخطی بودن عملکردتقویت کننده مورد بررسی خاص قرارگرفته همینطور درهرمرحله روشهایی همچون تغییر مرتبه مدولاتور دربهبود شاخص های موجود درتقویت کننده همچون بررسی توابع تبدیل SNR و STF و NTF محاسبات مربوط به فیلترسیگنال درقرارگیری هارمونیکهای اصلی نویز درمحدوده فیلتر و بررسی پایداری تقویت کننده فیدبک دار بصورت تابعی تبدیلی شبیه سازی و مورد بررسی دقیقتر قرارگرفته است و درنهایت به یکتقویت کننده پوش پول که قابلیت دریافت انواع ورودیهای دیجیتالی و آنالوگ را داشته دارای توان خروجی 80Watt بوده دارای بازده بالای 95درصد بوده و همین طور میزان SNR(signal noise ratio) آن بالاتر از100db بوده و اعوجاج هارمونیک کمتر از0.5درصد می باشد بصورت تحلیلی و شبیه سازی شده معرفی شده است

کلمات کلیدی:

تقویت کننده، فیلتر، هارمونیک، مدولاسیون سیگنال

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/219428>

