

عنوان مقاله:

طراحی یک شبکه عصبی مصنوعی آنالوگ CMOS با توان مصرفی پایین

محل انتشار:

دومین کنفرانس ملی ایده های نو در مهندسی برق (سال: 1392)

تعداد صفحات اصل مقاله: 5

نویسندگان:

اندیشه قمی - دانشجوی کارشناسی ارشد دانشگاه آزاد اسلامی واحد نجف آباد

مهدی دولتشاهی - استادیار گروه برق دانشگاه آزاد اسلامی واحد نجف آباد

مهدی حبیبی - استادیار گروه برق دانشگاه اصفهان

خلاصه مقاله:

در این مقاله یک نورون مصنوعی آنالوگ جدید پیشنهاد می گردد که شامل یک بخش ضرب کننده با توان مصرفی پایین و یک مدارسیگموئید به عنوان تابع فعالیت نورون می باشد. همچنین در طراحی نورون پیشنهادی سعی بر آن شده است تا توان مصرفی حداقل گردد. برای تست درستی عملکرد نورون، از آن در ساختار شبکه عصبی برای حل مسئله XOR استفاده شده که نتایج به دست آمده گویای صحت عملکرد مدار پیشنهادی است. نتایج شبیه سازی مدارات نیز با استفاده از نرم افزار Hspice و در تکنولوژی $0.18\mu\text{m}$ بدست آمده است.

کلمات کلیدی:

آنالوگ، توان پایین، شبکه عصبی، ضرب کننده، نورون

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/233692>

