

عنوان مقاله:

طراحی و بهبود جمع کننده گزینش رقم نقلی (CSLA) با توان و فضای بهینه Low-Power
And Area Efficient Carry Select Adder

محل انتشار:

همایش منطقه ای برق و کامپیوتر (سال: 1392)

تعداد صفحات اصل مقاله: 9

نویسندگان:

محمد علی سلیمانی - دانشجوی کارشناسی ارشد دانشگاه بین المللی امام رضا (ع)، مشهد، ایران

مونا حامدیان - دانشجوی کارشناسی ارشد دانشگاه بین المللی امام رضا (ع)، مشهد، ایران

سید رضا طالبیان - دانشکده برق و کامپیوتر دانشگاه بین المللی امام رضا (ع)، مشهد، ایران

خلاصه مقاله:

جمع کنند ها از پرکاربردترین اجزای دیجیتال در طراحی مدارهای کامل دیجیتال می باشند، به واسطه ی رشد سریع صنعت سیار نه تنها نیازمند واحدهای محاسباتی پرسرعت هستیم، بلکه نیاز به واحدهای محاسباتی با فضای کمتر و توان مصرفی پایین وجود دارد. جمع کننده ی گزینش رقم نقلی (CSLA) یکی از پرسرعت ترین جمع کننده هایی است که در سیستم های محاسباتی به منظور انجام سریع عملیات محاسبات استفاده می شود. با این وجود CSLA های معمولی به دلیل ساختار دوتایی جمع کننده ی متناوب RCA، فضا و حجم زیادی مصرف می کنند. در این مقاله با جایگزین کردن یکی از RCA ها با مبدل کد BEC و یا DLatch می توان مزایای سه گانه فضا، زمان و توان مصرفی را بهبود بخشیده و با تحلیل نتایج نشان خواهیم داد که ساختارهای بهبود یافته خیلی کارآمدتر و موثرتر از CSLA معمولی می باشند.

کلمات کلیدی:

جمع کننده CSLA، مبدل کد BEC، حجم بهینه، توان پایین، DLatch،

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/249705>

