

عنوان مقاله:

طراحی مدار تمام جمع کننده با توان پایین

محل انتشار:

پانزدهمین کنفرانس مهندسی برق ایران (سال: 1386)

تعداد صفحات اصل مقاله: 6

نویسندگان:

سروش ناصری - دانشکده برق و کامپیوتر، دانشگاه صنعتی اصفهان

شادرخ سماوی - دانشکده برق و کامپیوتر، دانشگاه صنعتی اصفهان

مهدی حبیبی - دانشکده برق و کامپیوتر، دانشگاه صنعتی اصفهان

خلاصه مقاله:

جمع کننده ها از اجزای بسیار مهم در کاربردهای محاسباتی به شمار می روند و بهبود ساختار آنها، ارتقای کلی عملکرد سیستم را به دنبال خواهد داشت. با توجه به رشد روز افزون ادوات الکترونیکی بی سیم و قابل حمل و نیاز به طراحی مدارهای VLSI با عملکرد بالا و توان کم، طراحی های جدید و مبتکرانه بسیاری در این زمینه جهت پیاده سازی این ساختار، صورت گرفته است. در این مقاله روش جدیدی برای طراحی دروازه پایه XOR و تمام جمع کننده، بر اساس تکنولوژی دینامیک ارائه شده است. توان مصرفی کم و سرعت بالای تکنولوژی دینامیک، تاثیر بسزایی در بهبود عملکرد این بلوک های پایه خواهد داشت. پس از ارایه روش طراحی و جزئیات پیاده سازی، به مقایسه طرح ارائه شده با برخی از طرح های جدید موجود در این زمینه، پرداخته شده است. نتایج شبیه سازی های انجام شده توان مصرفی کم و سرعت بالای طرح پیشنهادی را نشان میدهد.

کلمات کلیدی:

تمام جمع کننده، مدارات VLSI، دروازه XOR، ترانزیستور عبوری، توان کم

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/25459>

