

عنوان مقاله:

مبدل آنالوگ به دیجیتال پایپ لاین 10 بیت با فرکانس نمونه برداری 20MS/s در ولتاژ تغذیه 1V با تکنیک آپ امپ سوئیچ شونده و استفاده از خازن گیت - بالک ماسفت

محل انتشار:

پانزدهمین کنفرانس مهندسی برق ایران (سال: 1386)

تعداد صفحات اصل مقاله: 6

نویسندگان:

مهدی صابری - دانشکده مهندسی دانشگاه فردوسی مشهد

مسلم حکم آبادی - دانشکده مهندسی دانشگاه فردوسی مشهد

رضا لطفی - دانشکده مهندسی دانشگاه فردوسی مشهد

خلاصه مقاله:

در این مقاله نحوه پیاده سازی یک مبدل آنالوگ به دیجیتال پایپ لاین 10 بیت با فرکانس نمونه برداری 20MS/s و منبع تغذیه 1V با استفاده از تکنیک آپ امپ سوئیچ شونده و استفاده از خازن گیت - بالک ماسفت بجای خازن ایده آل ارائه شده است. این مبدل در هر طبقه 1/5 بیتی ساختار آپ امپ ، سوئیچ شونده از خازن های ماسفت در ناحیه تهی استفاده می کند که برای افزایش رفتار خطی خازن های ماسفت از جبران سازی سری استفاده شده است. علاوه بر این تاثیر غیر خطی بودن خازن های ماسفت بر عملکرد مبدل پایپ لاین تحلیل شده است و تابع انتقال طبقه 1/5 بیتی ساختار آپ امپ سوئیچ شونده با خازن های غیر خطی ماسفت نیز محاسبه شده است. این مبدل در تکنولوژی دیجیتال استاندارد 0.18m شبیه سازی شده است. بر اساس نتایج شبیه سازی SNDR ، برابر 44.5dB و SFDR برابر 52dB بدست آمده است.

کلمات کلیدی:

آپ امپ سوئیچ شونده ، خازن ماسفت ، مبدل آنالوگ به دیجیتال پایپ لاین ، ولتاژ پایین ، SNDR

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/25469>

