

## عنوان مقاله:

طراحی مدار Full-Adder 01 ترانزیستوری ، بر پایه گیت XOR جهت بهینه سازی توان مصرفی و شبیه سازی آن با استفاده از نرم افزار Microwind

## محل انتشار:

کنفرانس بین المللی مهندسی، هنر و محیط زیست (سال: 1393)

تعداد صفحات اصل مقاله: 11

## نویسنده:

محمدرضا خلیلی زیدانلو - دانشجوی کارشناسی ارشد الکترونیک دانشگاه آزاد اسلامی واحد بجنورد مدیر ارتباطات زمینی و ماهواره ای صدا و سیما جمهوری اسلامی ایران

## خلاصه مقاله:

جمع کننده به عنوان یکی از مهمترین اجزای پردازنده ها و مهمترین عنصر اصلی در CPU ، واحدهای لاجیک محاسباتی 1 و پردازش سیگنال دیجیتال 2 به شمار می روند . براین اساس بهبود طراحی مدارات جمع کننده ای ، با توان کم و کارایی بالا ، بسیار مهم است . چراکه این امر می تواند باعث کاهش توان مصرفی ادوات الکترونیکی شود . انواع مختلفی از تمام جمع کننده ها بر اساس روش های طراحی استاتیک و دینامیک در مقالات گوناگون ارائه شده است . مدار تمام جمع کننده معمولی در تکنولوژی CMOS استاتیک ، با استفاده از 22 ترانزیستور پیاده سازی شده و همچنین با پیشرفت طراحی ، جمع کننده جدیدی به نام 3 SERF با استفاده از 11 ترانزیستور پیاده سازی می شود که دارای کمترین تعداد ترانزیستور بوده و به عنوان کم مصرف ترین مدار تمام جمع کننده معرفی شده است . بسیاری از جمع کننده های کم مصرف از جمله SERF با استفاده از ترانزیستورهای عبوری پیاده سازی می شوند و علیرغم توان مصرفی کم ، دارای مشکل افت  $V_t$  می باشند . به همین دلیل از آنها به گستردگی استفاده نمی گردد و با این وجود استفاده از این مدارها در ساخت مدارات پیچیده تر مانند جمع کننده ها نیز حائز اهمیت می باشد . در این مقاله روش جدیدی برای طراحی مدار تمام جمع کننده، بر پایه یک گیت XOR ارائه گردیده که توان مصرفی کم و سرعت بالای مدار، تاثیر بسزایی در بهبود عملکرد این بلوک های پایه خواهد داشت. پس از ارایه روش طراحی و جزئیات پیاده سازی، به مقایسه طرح ارائه شده با برخی از طرح های جدید موجود در این زمینه، پرداخته شده است و در نهایت Layout و نتایج طراحی مدار پیشنهادی توسط نرم افزار Microwind شبیه سازی گردیده است.

## کلمات کلیدی:

Full-Adder ، گیت ، Microwind ، XOR

## لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/372499>

