

عنوان مقاله:

طراحی کارآمد جمعکننده BCD برگشتپذیر با قابلیت تحملپذیری خطا

محل انتشار:

کنفرانس ملی فن آوری، انرژی و داده با رویکرد مهندسی برق و کامپیوتر (سال: 1394)

تعداد صفحات اصل مقاله: 6

نویسندگان:

سیده مهسا حسینی - دانشگاه بین المللی امام رضا (ع)

منیره هوشمندکفائیان - دانشگاه بین المللی امام رضا (ع)

خلاصه مقاله:

این در سالهای اخیر منطق برگشتپذیر به دلیل اتلاف کم توان، مورد توجه بسیاری از پژوهشگران قرار گرفته است. یکی از مسائل مهم در منطق برگشتپذیر تحملپذیری خطا میباشد. در این مقاله طراحی بهبودیافته‌های از مدار جمعکننده BCD برگشتپذیر تحملپذیر خطا ارائه میشود. بهبود در مدار جمعکننده برگشتپذیر BCD ارائه شده طی سه مرحله انجام میشود. در مرحله اول با جایگزینی مناسب دروازه تمام جمعکننده FTRA به جای دروازه تمام جمعکننده‌های موجود در طراحیهای پیشین، در پارامترهای مدار بهبود حاصل میشود. در مرحله دوم با انتخاب مناسب دروازه‌های فیماں دابل و فردکین به جای دروازه‌های NFT تمامی پارامترهای مدار اصلاح میشود. در مرحله سوم به جای دادن ورودی ثابت صفر و یا یک به ورودی‌ای که خروجی متناظر آن زائد و بلااستفاده است، میتوان از خروجی زباله تولید شده در دروازه‌های قبلی استفاده کرد که این امر باعث کاهش در تعداد خروجیهای زباله و ورودیهای ثابت میشود. با استفاده از تمامی مراحل گفته شده مدار پیشنهادی در پارامترهایی از قبیل هزینه کوانتومی، تعداد دروازه‌های مورد استفاده، تعداد ورودیهای ثابت و تعداد خروجیهای زباله به ترتیب به میزان 17.0 درصد و 25 درصد و 10 و 7.14 درصد نسبت ب کارهای گذشته بهبود حاصل شده است

کلمات کلیدی:

برگشتپذیر، جمعکننده، حفظ توازن، تحملپذیر خطا، جمعکننده - BCD

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/396514>

