

عنوان مقاله:

طراحی و آنالیز گیت منطقی توان پائین و سرعت بالای NAND با تکنیک جدید DyMCML

محل انتشار:

سیزدهمین کنفرانس سالانه انجمن کامپیوتر ایران (سال: 1386)

تعداد صفحات اصل مقاله: 6

نویسندگان:

حسن عبدالهی - دانشجوی دکتری برق-الکترونیک دانشگاه آزاد اسلامی واحد علوم و تحقیقات ت

ستار میرزا کوچکی - استادیار برق-الکترونیک دانشگاه علم و صنعت ایران

افسانه حق نگهدار - دانش‌آموخته کارشناس ارشد برق -الکترونیک دانشگاه علم و صنعت ایران گروه

خلاصه مقاله:

در این مقاله ساختار جدیدی از گیت‌های منطقی با نام (DyMCML) Dynamic Mos Current Mode (DyMCML) معرفی می شود که نام آن از (MCML) MOS Current Mode مشتق شده است. خازن بکار برده شده در روش DyCML با مشکل سطح اشغالی برای پروسه های بالاتر از 0.6um روبرو میباشد. در طراحی جدید که به صورت دینامیکی میباشد توان مصرفی مدارات در فرکانس پایین نسبت به MCML برای تکنولوژیهای بالاتر کاهش یافته است. این تکنیک در تکنولوژیهای 0.18um، 0.5um، و 0.35um، 0.13um طراحی شده است. توان مصرفی و سرعت این تکنیک با منطقهای complementary Dynamic و current pass (CPL)، CMOS، Domino، MCML در mode logic (DyCML) مقایسه شده است. نتایج شبیه سازی در محیط Hspice نیز نشان دهنده بهبود سرعت و توان میباشد.

کلمات کلیدی:

Logic design، CMOS، NAND، DyMCML، MCML

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/41744>

