

عنوان مقاله:

افزایش سرعت ضرب کننده 16' 16 با بهینه سازی ابعاد ترانزیستورها توسط الگوریتم ژنتیک

محل انتشار:

سیزدهمین کنفرانس مهندسی برق ایران (سال: 1384)

تعداد صفحات اصل مقاله: 5

نویسندگان:

بهروز افضل - آزمایشگاه نانوسیستم های توان پائین سرعت بالا، گروه مهندسی برق و کامپ

علی افضلی کوشا - آزمایشگاه نانوسیستم های توان پائین سرعت بالا، گروه مهندسی برق و کامپ

خلاصه مقاله:

در این مقاله به بررسی افزایش سرعت یک ضرب کننده 16 ضربدر 16 پرداخته ایم. افزایش سرعت ضرب کننده با انتخاب Wهای مناسب برای ترانزیستورهای استفاده شده در بلوک های ضرب کنند، میسر شده است. به کمک الگوریتم ژنتیک Wهای مناسب برای ترانزیستورها انتخاب شده است. تاخیر ضرب کننده قبل از اصلاح Wها برابر 1,66ns و بعد از اصلاح Wها به 14ns کاهش یافت. پیاده سازی الگوریتم توسط برنامه MATLAB و پیاده سازی مدار بلوکها و بدست آوردن تاخیر آنها توسط HSPICE انجام شده است. در طراحی بلوک ها از ساختار Static CMOS استفاده شده است. نتایج برای تکنولوژی 1,18u بدست آمده است.

کلمات کلیدی:

الگوریتم ژنتیک ، ضرب کننده ، درخت والاس ، فیلتر FIR

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/41902>

