

عنوان مقاله:

ارائه یک الگوریتم زمانبندی با استفاده از تبدیل L₁ برای سویچهای سلولی با صف ورودی

محل انتشار:

نهمین کنفرانس سالانه انجمن کامپیوتر ایران (سال: 1382)

تعداد صفحات اصل مقاله: 8

نویسندگان:

رضا سعیدی نیا - کارشناسی ارشد، دانشکده مهندسی کامپیوتر دانشگاه علم و صنعت ایران

محمود فتحی - دانشیار، دانشکده مهندسی کامپیوتر دانشگاه علم و صنعت ایران

خلاصه مقاله:

امروزه سویچهای با صف ورودی، در طراحی روترهای سریع استفاده می شوند. هر چه سرعت سویچ افزایش می یابد، زمانبندی بسته ها با اهمیت تر می شود. زیرا باید زمان محاسبه تطابق بین ورودی و خروجی به حداقل ممکن برسد. 1، استفاده می شود و الگوریتمی ارائه می شود که بتواند تطابق بین ورودی و خروجی را با L₁ در این مقاله از تبدیل پیچیدگی زمانی $O(n^2)$ محاسبه کند که n تعداد پورتهای ورودی/خروجی سویچ می باشد. و این زمان نسبت به الگوریتم قبلی با پیچیدگی زمانی $O(n^3)$ بهتر می باشد. این الگوریتم همچنین نیاز به حافظه $O(n)$ دارد که مشابه الگوریتم قبلی می باشد.

کلمات کلیدی:

زمانبندی، ماتریس زیر احتمال مضاعف، ماتریس احتمال مضاعف، ماتریس تبدیل، ماتریس نرخ، جیت

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/45729>

