

عنوان مقاله:

الگوریتم مسیریابی هوشمند تحلیل پذیر خطا برای توپولوژی های الهام گرفته شده از توپولوژی دی بروجن

محل انتشار:

سومین کنفرانس بین المللی پژوهشهای کاربردی در مهندسی کامپیوتر و فن آوری اطلاعات (سال: 1394)

تعداد صفحات اصل مقاله: 16

نویسندگان:

شهناز حیات الغیب - دانشکده مهندسی کامپیوتر دانشگاه آزاد اسلامی واحد اراک ایران

مهديار حسين قدیری - دانشکده مهندسی کامپیوتر دانشگاه آزاد اسلامی واحد اراک ایران

خلاصه مقاله:

شبکه های روی تراشه یک نمونه از ارتباطات امیدوار کننده برای سیستمهای روی تراشه می باشد که این ارتباطات از اتصالات شبکه گرفته شده است. که بر مسائل کارایی و مقیاس پذیری گذرگاه های مشترک و لینکهای اختصاصی نقطه به نقطه در چند هسته ای سیستمهای روی تراشه غلبه کند یک موضوع مهمی در طراحی کردن شبکه های روی تراشه انتخاب توپولوژی شبکه می باشد. در این تحقیق تاخیر و توان مصرف را برای همبندی های پیشنهادی بررسی کرده و هدف تحقیق تحمل پذیری خطا که بیانگر قابلیت اطمینان شبکه می باشد است و با ارائه الگوریتم مسیریابی هوشمند تحمل پذیری خطا که بیانگر قابلیت اطمینان شبکه می باشد. باتوجه به دست آمده از شبیه سازی الگوریتم مسیریابی تحمل پذیر خطا ارائه شده است

کلمات کلیدی:

شبکه بر روی تراشه؛ تحمل پذیری خطا؛ الگوریتم مسیریابی؛ توپولوژی دی بروجن؛ تاخیر؛ بسته های گم شده؛ لینک های معیوب توان مصرفی

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/466741>

