سیویلیکا - ناشر تخصصی مقالات کنفرانس ها و ژورنال ها
گواهی ثبت مقاله در سیویلیکا
CIVILICA.com

عنوان مقاله:
شبیه سازی یک روش برای بارگذاری زمان اجزای دستورات در پردازنده های MiniMIPS جهت اهداف آموزشی

محل انتشار:
سومین کنفرانس بین المللی پژوهشهای کاربردی در مهندسی کامپیوتر و فن آوری اطلاعات (سال: 1394)

تعداد صفحات اصل مقاله: 7

نویسندگان:
زهرا ایوبیان زاده - *گروه مهندسی کامپیوتردانشکده فنی مهندسی دانشگاه باهنر کرمان ایران*

فهمیه یزدان پناه - *گروه مهندسی کامپیوتردانشکده فنی مهندسی دانشگاه باهنر کرمان ایران*

الهه خرمی - *گروه مهندسی کامپیوترموسسه آموزش عالی غیرانتفاعی بعثت ایران*

خلاصه مقاله:
پیاده سازی هسته پردازشی نرم افزاری روی تراشه FPGA یک راه حل رایج جهت سفارشی سازی نرمافزارهای خاص است اما هرگونه تغییر درکد اسمبلی پردازنده ای اجرایی نیازمند پیاده سازی و بارگذاری مجدد هسته پردازشی نرمافزاری روی FPGA است دراین مقاله یک روش بارگذاری زماناجرا برای پردازنده های MiniMIPS ۸ بیتی تک چرخه ای برای اهداف آموزشی شبیه سازی شدهاست. ونتایج آن در ISE مشاهده شده است.

کلمات کلیدی:
هسته پردازش نرم افزاریFPGA ، MiniMIPS، Modelsim، ISE

لینک ثابت مقاله در پایگاه سیویلیکا:
https://civilica.com/doc/467152