

عنوان مقاله:

روشی نوین در افزایش سرعت انتقال داده ها و کاهش تقریبی، نیمی از، زمان از دست رفته در حافظه ی Dual Port در تراشه FPGA با استفاده از نرم افزار Quartus II و VHDL

محل انتشار:

سومین کنفرانس ملی و اولین کنفرانس بین المللی پژوهش هایی کاربردی در مهندسی برق، مکانیک و مکترونیک (سال: 1394)

تعداد صفحات اصل مقاله: 8

نویسندگان:

عطیه بایرامیان - دانشجوی کارشناسی ارشد الکترونیک دانشگاه آزاد اسلامی واحد اسلامشهر

سید رضا هادیان امرئی - پژوهشگاه علوم و فنون هسته ای

خلاصه مقاله:

در بسیاری از سیستم های سنجش، تصویر برداری، کنترل صنعتی، پزشکی و هسته ای، پس از تبدیل داده های آنالوگ به دیجیتال، سرعت و دقت انتقال داده ها به پردازشگر یا رایانه بوسیله مدار واسط یا درگاه سری یا موازی از اهمیت بالایی برخوردار است. فاصله زمانی، لازم برای انتقال دو دسته از داده های متوالی یکی از عوامل تاخیر و کاهش سرعت انتقال است. در این مقاله برای افزایش سرعت انتقال داده ها از تراشه ی FPGA استفاده شده است که به کمک حافظه دو دهانه ای، داده های جدیدی که در زمان انتقال داده های قبلی وارد می شوند، در این حافظه بطور موقت ذخیره می شوند. با این روش به ویژه در سیستمهایی که داده ها کاملاً تصدقی وارد می شوند (مانند سیستمهای طیف نگاری انرژی و هسته ای) زمان تاخیر و زمان مرده کاهش یافته و در نتیجه سرعت و همچنین دقت انتقال داده ها افزایش می یابد.

کلمات کلیدی:

؛ FPGA، Quartus II، Dual Port RAM، سیستم انتقال داده ها

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/479612>

