

عنوان مقاله:

یک روش برنامه ریزی فازی جهت کاهش توان مصرفی مدارات دیجیتال مبتنی بر اندازه گذاری گیت آگاه از تغییرات ساخت

محل انتشار:

هشتمین کنفرانس بین المللی فناوری اطلاعات و دانش (سال: 1395)

تعداد صفحات اصل مقاله: 7

نویسندگان:

رامین رسالیزدی - دانشجوی کارشناسی ارشد گروه مهندسی کامپیوتر، دانشکده فنی و مهندسی، دانشگاه شهید باهنر کرمان

بهنام قوامی - عضو هیأت علمی گروه مهندسی کامپیوتر، دانشکده فنی و مهندسی، دانشگاه شهید باهنر کرمان

خلاصه مقاله:

در سال های اخیر با پیشرفت تکنولوژی و رسیدن به اندازه نانومتر در ساخت مدارهای دیجیتال، با چالش جدیدی به نام پدیده تغییرات ساخت مواجه شده ایم. تغییرات ساخت تأثیر مستقیمی بر پارامترهای مدارهای دیجیتال دارد؛ لذا پدیده تغییرات ساخت باید در زمان طراحی در نظر گرفته شود. از آنجا که تغییرات ساخت غیرقابل پیش بینی و غیرقطعی می باشند، می توان این تغییرات را با اعداد فازی که دارای ساختاری غیرقطعی می باشند، مدل کرد. در این مقاله یک روش جدید جهت اندازه گذاری گیت های منطقی به منظور کاهش توان مصرفی باتوجه به محدودیت های زمانی ارائه شده است. از آنرو که پدیده تغییرات ساخت در هدف و محدودیت های مسئله تأثیرگذار است و آنها را دچار عدم قطعیت می کند، مسئله اندازه گذاری گیت به یک مسئله برنامه ریزی فازی تبدیل می گردد. یک الگوریتم جدید برای اندازه گذاری گیت های منطقی که از بهینه سازی خطی فازی استفاده می کند، ارائه شده است. روش معرفی شده با استفاده از امید ریاضی و تبدیل ملین، برنامه ریزی خطی فازی را به برنامه ریزی خطی غیرفازی تبدیل کرده و سپس معادلات حاصل را با الگوریتم های متداول بهینه سازی خطی، حل می کند. مزیت روش ارائه شده در استفاده از امید ریاضی می باشد؛ چرا که امید ریاضی به نقاط مرکزی مقادیر مورد نظر تغییرات ساخت اهمیت بیشتری نسبت به نقاط دورتر می دهد و این بهترین حالت ممکن می باشد. روش فازی پیشنهاد شده بر روی مدارات محک ISCAS89 آزمایش شده است و نتایج شبیه سازی نشان می دهد که توان مصرفی در روش پیشنهاد شده در حالت میانگین، 11.99 % در مقایسه با روشهای مشابه کاهش یافته است.

کلمات کلیدی:

برنامه ریزی خطی فازی، اندازه گذاری گیت، تغییرات ساخت، مدارهای دیجیتال، توان مصرفی

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/548769>

