

عنوان مقاله:

طراحی یک مدولاتور دلتا-سیگما با ولتاژ و توان مصرفی پائین با بهره گیری از یک تکنیک جدید CMFB

محل انتشار:

دوازدهمین کنفرانس مهندسی برق ایران (سال: 1383)

تعداد صفحات اصل مقاله: 6

نویسندگان:

محمد علی بخشیان - دانشگاه صنعتی شریف

خسرو صادقی - دانشگاه صنعتی شریف

خلاصه مقاله:

در این مقاله یک مدولاتور دلتا-سیگمای درجه دو و در این مقاله یک مدولاتور دلتا-سیگمای درجه دو و سیستمهای قابل حمل (Portable) ارائه شده است. در ساختار این مدولاتور که در طراحی آن از تکنولوژی CMOS 0.18 μ m استفاده شده است با معرفی و بهره گیری از یک تکنیک جدید برای پیاده سازی مدارات GMFB، نوع بهبود یافته ای از مدارات تقویت کننده سوئیچ شونده [(Switched-Opamp(SO)] ارائه می گردد. همچنین برای افزایش محدوده DR مدولاتور، با استفاده از دوبرابر کننده ولتاژ برای تحریک سوئیچ های ورودی، محدوده مجاز سیگنال ورودی تقویت شده است. مطابق شبیه سازی های انجام شده تحت نرم افزار HSPICE و با در نظر گرفتن پهنای باند ورودی ۱۶ کیلوهرتز، مقدار OSR مساوی ۱۲۸ و ولتاژ تغذیه 0/9 ولت، مقدار توان مصرفی ۵۴ میکرو وات می باشد. همچنین مقدار SNDRmax و DR بدست آمده نیز به ترتیب برابر با ۸۰ و ۸۶ دی بی اندازه گیری شده است.

کلمات کلیدی:

مدولاتور دلتا-سیگما، ولتاژ پائین، توان، پائین CMOS، مدارات CMFB

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/59818>

