

عنوان مقاله:

پیاده سازی یک روش بهینه برای بهبود خطای تزریق بار کانال سویچ ها و تاثیر پیاده سازی یک روش بهینه برای بهبود خطای تزریق بار کانال سویچ ها و تاثیر

محل انتشار:

چهارمین کنفرانس ملی پژوهش های نوین در مهندسی برق (سال: 1397)

تعداد صفحات اصل مقاله: 9

نویسندگان:

محمد ایزدخواه - دانشگاه آزاد اسلامی، واحد فسا، گروه مهندسی برق، فسا، ایران

محسن محمدپور - دانشگاه آزاد اسلامی، واحد تنگستان، گروه مهندسی برق، تنگستان، ایران

خلاصه مقاله:

برای ارتباط با دنیای خارج معمولا از پردازشگرهای سیگنال دیجیتال استفاده می شود. بنابر این نیاز به استفاده از مبدل آنالوگ به دیجیتال همواره احساس می شود. از آنجا که همواره سرعت پردازشگرها در حال افزایش است در نتیجه سرعت مبدل های آنالوگ به دیجیتال نیز باید افزایش یابد. در میان مبدل های مختلف مبدل آنالوگ به دیجیتال فلش قادر است تعادل بسیار خوبی بین سرعت و دقت و توان مصرفی برقرار کرد. در بحث مدار نمونه ردار و نگهدار، خطاهای ناشی از سویچ از اهمیت بالایی برخوردارند که تزریق بار کانال سویچ از مهمترین خطاهای این مدار به شمار می رود. از این رو روش های متعددی برای کاهش خطای تزریق بار کانال سویچ ارایه شده است. در این پژوهش از روش سویچینگ صفحه پایین جهت بهبود خطای ناشی از تزریق بار کانال سویچ ها استفاده شده است که نسبت به دیگر روش های متداول همچون روش سویچ ساختگی و سویچ مکمل اثرات منفی کمتری بر سایر خطاها نظیر آفست INL DNL و ... میگذارد. به منظور شبیه سازی، پیاده سازی و ارزیابی سیستم ارایه شده، از نرم افزار Hspice استفاده میشود. همچنین در انجام پژوهش، بسته CMOS استاندارد نوع 0.18 μ m شرکت TSMC مورد استفاده قرار میگیرد.

کلمات کلیدی:

مبدل آنالوگ به دیجیتال فلش، خطای آفست مقایسه گر، روش صفر خودکار، CMOS

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/770912>

