

عنوان مقاله:

بررسی و شبیه سازی تاثیرات کاهش گستره هم پوشانی سورس ودرین با گیت بر روی جریان درین و ولتاژ آستانه در یک ترانزیستور سیلیکون بر عایق (SOI-MOFET)

محل انتشار:

دومین کنفرانس ملی مهندسی برق (سال: 1388)

تعداد صفحات اصل مقاله: 6

نویسندگان:

محسن خانی پرشکوه - گروه برق- دانشگاه تربیت معلم سبزوار

ایمان عباسپور کازرونی - گروه فیزیک- دانشگاه تربیت معلم سبزوار

خلاصه مقاله:

در تکنولوژی روز دنیا ترانزیستورهای گستره درین نا متقارن (ADSE) به خاطر بهبود اثرات کانال در تکنولوژی بلای 32 نانو متر اهمیت بالایی پیدا کرده است. یکی از اثرات گستره نامتقارن تاثیر بر روی جریان درین می باشد. به عبارتی جریان درین متناسب با تغییر میزان هم پوشانی بین قسمت سورس یا درین با گیت تغییر می کند. ما در این مقاله در دو حالت تاثیر این تغییرات گستره هم پوشانی را بر جریان درین و همچنین بر ولتاژ آستانه مورد بررسی قرار داده ایم تا اثر افزایش طول کانال و تغییر میزان هم پوشانی را تفکیک کنیم. شبیه سازی و بررسی نتایج به کمک نرم افزار silvaco-atlas در این مقاله آورده شده است.

کلمات کلیدی:

ترانزیستور گستره سورس درین نامتقارن (ADSE)، اثرات کانال کوتاه، ولتاژ آستانه

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/86642>

