

عنوان مقاله:

ارزیابی و تحلیل روند فناوری شبکه های روی تراشه در سال 2019

محل انتشار:

کنگره ملی تحقیقات بنیادین در مهندسی کامپیوتر و فن اوری اطلاعات (سال: 1398)

تعداد صفحات اصل مقاله: 16

نویسندگان:

الدوز رضایی - گروه مهندسی کامپیوتر، دانشکده فنی و مهندسی، واحد تهران مرکزی، دانشگاه آزاد اسلامی، تهران، ایران

واهه آغازاریان - استادیار گروه مهندسی کامپیوتر، دانشکده فنی و مهندسی، واحد تهران مرکزی، دانشگاه آزاد اسلامی، تهران، ایران

علیرضا هدایتی - استادیار گروه مهندسی کامپیوتر، دانشکده فنی و مهندسی، واحد تهران مرکزی، دانشگاه آزاد اسلامی، تهران، ایران

خلاصه مقاله:

به تازگی، معماری شبکه های روی تراشه به صورت فزاینده، قابل اطمینان و بسیار مطلق در زیرساخت ارتباطات روی تراشه نمایان شده است. این معماری از پروتکل های لایه ای و شبکه های سوئیچینگ بسته ای استفاده می کند که شامل مسیریاب های روی تراشه و اتصالات و رابطه ای شبکه در یک توپولوژی از پیش تعریف شده می باشد. این فن آوری تئوری و روش های شبکه بندی کامپیوتر را به ارتباطات روی تراشه اعمال می کند و بدین ترتیب پراکندگی و مکان اتصالات داخلی در زیر سیستم ارتباطات روی تراشه، پیشرفت های قابل توجهی در سیستم های مبتنی بر کراسبار و باس به وجود آورده و به عنوان جایگزین مناسبی برای دستیابی به عملکرد بالا، مقیاس پذیری و بهبود بهره وری توان در طراحی سیستم های روی تراشه پیشنهاد شده است. در این مقاله حوزه های جزئی مختلفی که در معماری شبکه های روی تراشه در طول سال های اخیر مطرح بوده اند بررسی می شود تا بتوان به دیدگاه روشنی در خصوص روند فن آوری در این صنعت نوظهور دست یافت.

کلمات کلیدی:

ارتباطات، شبکه های روی تراشه، سیستم های چند هسته ای روی تراشه، طراحی و معماری، بهره وری توان عملیاتی، شبکه بندی، توپولوژی، مسیریابی، زمان بندی و کاهش زمان تاخیر

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/924618>

