

عنوان مقاله:

تحلیل، طراحی و شبیه سازی یک تقویت کننده عملیاتی تمام تفاضلی

محل انتشار:

پنجمین کنفرانس سراسری دانش و فناوری مهندسی مکانیک و برق ایران (سال: 1398)

تعداد صفحات اصل مقاله: 7

نویسنده:

بابک غلامی - دانشگاه آزاد اسلامی- واحد کازرون

خلاصه مقاله:

این مقاله، تحلیل و طراحی یک تقویت کننده عملیاتی تمام تفاضلی با بهره و سرعت بالا را ارائه می دهد. این آپ امپ برای مدار نمونه بردار و نگهدار یک مبدل آنالوگ به دیجیتال 14 بیتی طراحی شده است. هم آپ امپ اصلی و هم آپ امپ افزاینده بهره کاسکود تاشده تمام تفاضلی است. آپ امپ اصلی دارای مدار فیدبک مد مشترک سویچ خازنی است. آپ امپ افزاینده بهره بصورت یک دنبال کننده اتصال پیدا کرده است. آپ امپ در فرایند CMOS با اندازه $0.18\mu\text{m}$ و با ولتاژ تغذیه 3 ولت طراحی شده است. شبیه سازی Hspice نشان می دهد که آپ امپ دارای بهره DC برابر با 112dB و پهنای باند بهره واحد برابر با 1/15GHz است.

کلمات کلیدی:

آپ امپ تمام تفاضلی، کاسکود تاشده، تقویت کننده افزاینده بهره

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/978510>

