

## عنوان مقاله:

ارائه یک روش نوین جهت کاهش توان مصرفی مبدل‌های آنالوگ به دیجیتال FLASH و مقایسه آن با شیوه‌های متداول

## محل انتشار:

سیزدهمین کنفرانس دانشجویی مهندسی برق ایران (سال: 1389)

تعداد صفحات اصل مقاله: 9

## نویسندگان:

محمد سالمی - دانشجوی کارشناسی ارشد

ابراهیم برزآبادی - دانشیار دانشگاه آزاد نجف آباد

سیدمحسن موسوی - دانشیار دانشگاه اصفهان

## خلاصه مقاله:

نظر به اینکه در معماری مبدل‌های Flash A/D رابطه میان تعداد بیت خروجی و تعداد مقایسه‌گرها نمایی است لذا توان مصرفی در این نوع مبدل‌ها نوعاً زیاد می‌باشد با توجه به این واقعیت با افزایش رزولوشن مبدل مقایسه‌گرها سهم عمده‌ای در افزایش توان مصرفی مبدل Flash A/D ایفا می‌کنند در این مقاله ابتدا ساختار مبدل‌های Flash بررسی شده و سپس روش‌های متداول که تاکنون جهت کاهش توان مصرفی این مبدل‌ها ارائه شده مورد بررسی قرار گرفته است در ادامه روش نوینی مبتنی بر کاهش تعداد مقایسه‌گرها جهت کاهش توان مصرفی این نوع مبدل‌ها ارائه شده است در این روش نوین از یک مدار T/H جدید استفاده شده است روش پیشنهادی برای یک مبدل Flash A/D با رزولوشن 6BIT و نرخ نمونه برداری 528MSample/s اعمال شده و توان مصرفی آن توسط شبیه‌سازی‌های HSPICE مورد ارزیابی قرار گرفته است.

## کلمات کلیدی:

توان مصرفی، مبدل Flash A/D

## لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/99357>

